

	<b>FAKULTAS TEKNIK UNIVERSITAS NEGERI YOGYAKARTA</b>			
	<b>LAB SHEET TEKNIK DIGITAL</b>			
	Semester 2	<b>LS 1 : Gerbang Logika Dasar dan Gerbang Perluasan</b>		4 X 60 Menit
	No. LST/EKO/DEL 214/01	Revisi : 01	Tgl : 1 Februari 2010	Hal 1 dari 8

### 1. Kompetensi

Memahami cara kerja gerbang logika dasar dan gerbang perluasan logika dasar

### 2. Sub Kompetensi

- Membuat rangkaian dengan menggunakan gerbang logika dasar (AND, OR, NOT)
- Membuat rangkaian dengan menggunakan gerbang perluasan logika dasar (NAND, NOR, EXOR)

### 3. Dasar Teori

#### A. Operasi logika dasar AND, OR dan NOT

Suatu fungsi logika atau operasi logika adalah hubungan antara variabel biner pada masukan dan variabel biner pada keluaran dari suatu rangkaian digital yang mengikuti hukum aljabar Boolean. Di dalam aljabar Boolean semua hubungan logika antara variabel-variabel biner dapat dijelaskan oleh tiga operasi logika dasar yaitu :

- Operasi NOT (negation)
- Operasi AND (conjunction)
- Operasi OR (disconjunction)

Operasi operasi tersebut dijelaskan dalam tiga bentuk yaitu :

- Tabel fungsi (tabel kebenaran) yang menunjukkan keadaan semua variabel masukan dan keluaran untuk setiap kemungkinan.
- Simbol rangkaian untuk menjelaskan rangkaian digital.
- Persamaan fungsi.

#### Operasi logika NOT

Fungsi NOT adalah fungsi logika yang membalik sebuah variabel biner, misalnya jika masukannya adalah 0 maka keluarannya adalah 1. Gambar 1 memperlihatkan 3 macam bentuk penggambaran fungsi operasi NOT.

A	Q
0	1
1	0

Tabel Kebenaran



Simbol Rangkaian

$$Q = \bar{A}$$

Persamaan Fungsi

Gambar 1. Operasi NOT

Dibuat oleh : HSP dan ACN	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
------------------------------	--	------------------



# FAKULTAS TEKNIK UNIVERSITAS NEGERI YOGYAKARTA

## LAB SHEET TEKNIK DIGITAL

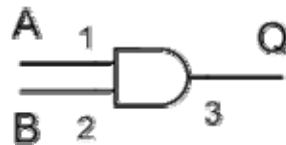
Semester 2	<b>LS 1 : Gerbang Logika Dasar dan Gerbang Perluasan</b>		4 X 60 Menit
No. LST/EKO/DEL 214/01	Revisi : 01	Tgl : 1 Februari 2010	Hal 2 dari 8

### Operasi logika AND

Operasi AND menghubungkan dua atau lebih variabel masukan mulai A, B, ... dan satu variabel keluaran Q. Variabel keluaran akan berlogika 1 hanya jika semua masukannya dalam keadaan 1. Gambar 2. menggambarkan 3 macam penggambaran fungsi operasi logika AND.

A	B	Q
0	0	0
0	1	0
1	0	0
1	1	1

Tabel Kebenaran



Simbol Rangkaian

$$Q = A \cdot B$$

Persamaan Fungsi

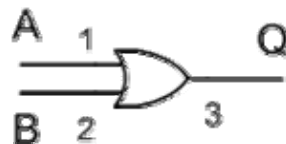
Gambar 2. Operasi AND

### Operasi logika OR

Operasi OR juga menghubungkan dua atau lebih variabel masukan mulai A, B, ... dan satu variabel keluaran Q. Variabel keluaran akan berlogika 0 hanya jika semua masukannya dalam keadaan 0. Gambar 3. Menggambarkan 3 macam penggambaran fungsi operasi logika OR.

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	1

Tabel Kebenaran



Simbol Rangkaian

$$Q = A + B$$

Persamaan Fungsi

Gambar 3. Operasi OR

	<b>FAKULTAS TEKNIK UNIVERSITAS NEGERI YOGYAKARTA</b>			
	<b>LAB SHEET TEKNIK DIGITAL</b>			
	Semester 2	<b>LS 1 : Gerbang Logika Dasar dan Gerbang Perluasan</b>		4 X 60 Menit
	No. LST/EKO/DEL 214/01	Revisi : 01	Tgl : 1 Februari 2010	Hal 3 dari 8

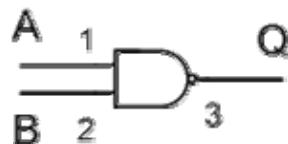
## B. Operasi logika kombinasi NAND, NOR dan Exclusive OR

### Operasi logika NAND

Operasi NAND merupakan kombinasi dua buah operasi logika dasar AND dan NOT. Masukan terdiri dari dua atau lebih variabel mulai dari A, B, ... dan satu variabel keluaran Q. Variabel keluaran akan berlogika 0 hanya jika semua masukannya dalam keadaan 1. Gambar 4 menggambarkan 3 macam penggambaran fungsi operasi logika NAND.

A	B	Q
0	0	1
0	1	1
1	0	1
1	1	0

Tabel Kebenaran



Simbol Rangkaian

$$Q = \overline{A \cdot B}$$

Persamaan Fungsi

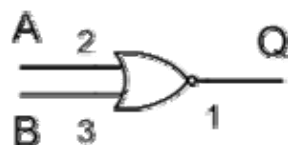
Gambar 4. Operasi NAND

### Operasi logika NOR

Operasi NOR merupakan kombinasi dua buah operasi logika dasar OR dan NOT. Masukan terdiri dari dua atau lebih variabel mulai dari A, B, ... dan satu variabel keluaran Q. Variabel keluaran akan berlogika 1 hanya jika semua masukannya dalam keadaan 0. Gambar 5 menggambarkan 3 macam penggambaran fungsi operasi logika NOR.

A	B	Q
0	0	1
0	1	0
1	0	0
1	1	0

Tabel Kebenaran



Simbol Rangkaian

$$Q = \overline{A + B}$$

Persamaan Fungsi

Gambar 5. Operasi NOR

Dibuat oleh : HSP dan ACN	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
------------------------------	--	------------------

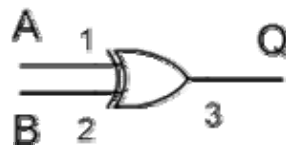
	<b>FAKULTAS TEKNIK UNIVERSITAS NEGERI YOGYAKARTA</b>			
	<b>LAB SHEET TEKNIK DIGITAL</b>			
	Semester 2	<b>LS 1 : Gerbang Logika Dasar dan Gerbang Perluasan</b>		4 X 60 Menit
	No. LST/EKO/DEL 214/01	Revisi : 01	Tgl : 1 Februari 2010	Hal 4 dari 8

### Operasi logika Exclusive OR

Operasi Exclusive OR biasanya disebut dengan XOR menghubungkan dua masukan variabel A dan B serta memiliki satu variabel keluaran Q. Gambar 6 menggambarkan 3 macam penggambaran fungsi operasi logika Exclusive OR .

A	B	Q
0	0	0
0	1	1
1	0	1
1	1	0

Tabel Kebenaran



Simbol Rangkaian

$$Q = A \oplus B$$

Persamaan Fungsi

Gambar 6. Operasi XOR

#### 4. Alat dan Instrument

- |  |            |
|--|------------|
| - Digital Trainer Kit                              | 1 buah     |
| - Tools kit(tang)                                  | 1 buah     |
| - IC TTL 7404, 7408, 7432, 7400, 7402, 7486, 74266 | @ 1 buah   |
| - Kabel penghubung                                 | secukupnya |
| - Pinset   | 1 buah     |

#### 5. Keselamatan Kerja

- Bekerjalah dengan keadaan tanpa tegangan pada saat membuat rangkaian dan mengubah rangkaian
- Lepaslah IC dari soket dengan hati-hati dan menggunakan peralatan pinset
- Jauhkan peralatan yang tidak diperlukan dari meja kerja

#### 6. Langkah Kerja

- Gunakan bagian Basic Logic Gates pada digital trainer kit yang disediakan
- Buatlah rangkaian percobaan 1.
- Berikan input dengan menggunakan Logic Switch
- Bacalah output rangkaian dengan melihat pada logic monitor
- Ubahlah input sesuai dengan tabel 1 dan masukkan hasil pengamatan pada tabel 1 tersebut
- Ulangi langkah c, d, dan e untuk rangkaian 2 s/d 7

Dibuat oleh : HSP dan ACN	Dilarang memperbanyak sebagian atau seluruh isi dokumen tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta	Diperiksa oleh :
------------------------------	--	------------------



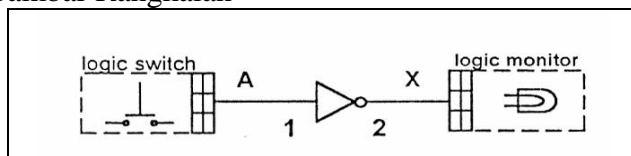
Semester 2	LS 1 : Gerbang Logika Dasar dan Gerbang Perluasan		4 X 60 Menit
No. LST/EKO/DEL 214/01	Revisi : 01	Tgl : 1 Februari 2010	Hal 5 dari 8

7. Bahan Diskusi

- Jelaskan sifat sifat dari masing – masing gerbang yang sudah dipraktikkan
- Jelaskan sifat kerja dari dua buah inverter/NOT yang dipasang secara seri
- Buat kesimpulan dari percobaan

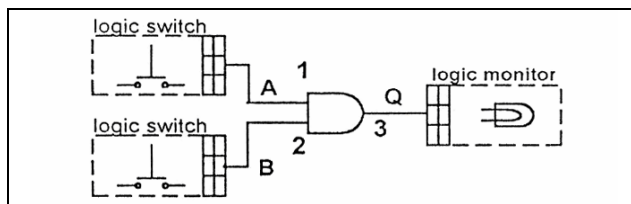
8. Lampiran

a) Gambar Rangkaian



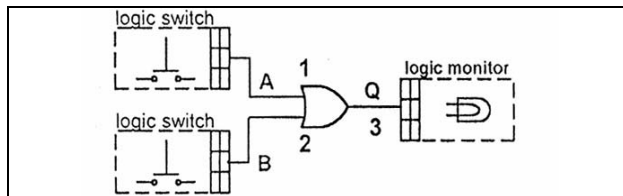
IC 7404

Rangkaian 1. Percobaan Gerbang NOT



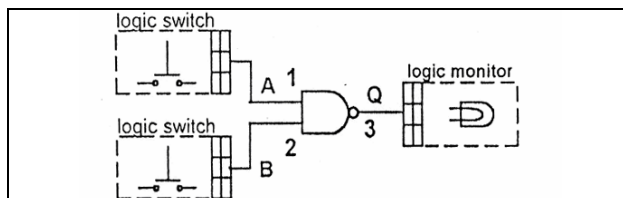
IC 7404

Rangkaian 2. Percobaan Gerbang AND



IC 7432

Rangkaian 3. Percobaan Gerbang OR



IC 7400

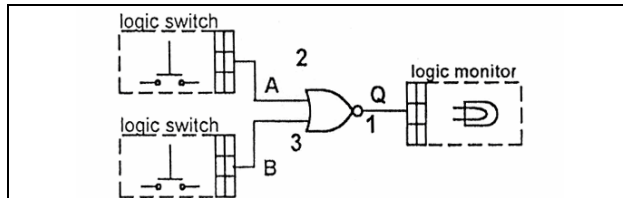
Rangkaian 4. Percobaan Gerbang NAND



**FAKULTAS TEKNIK UNIVERSITAS NEGERI YOGYAKARTA**

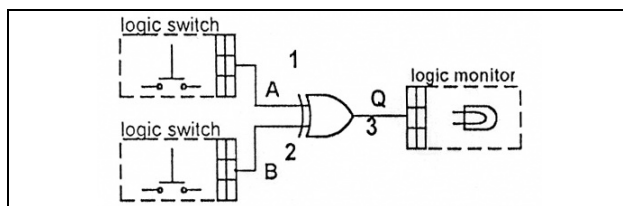
**LAB SHEET TEKNIK DIGITAL**

Semester 2	<b>LS 1 : Gerbang Logika Dasar dan Gerbang Perluasan</b>		4 X 60 Menit
No. LST/EKO/DEL 214/01	Revisi : 01	Tgl : 1 Februari 2010	Hal 6 dari 8



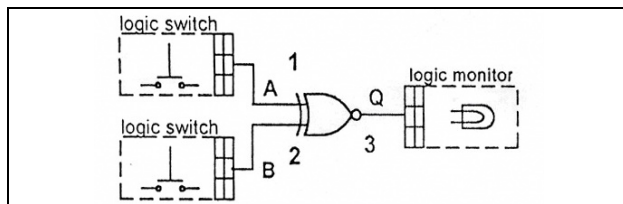
IC 7402

Rangkaian 5. Percobaan Gerbang NOR



IC 7486

Rangkaian 6. Percobaan Gerbang EX-OR



IC 74266

Rangkaian 7. Percobaan Gerbang EX-NOR

b) Tabel Percobaan

Tabel 1. Percobaan Gerbang NOT

Input	Output
A	X
0	
1	

Tabel 2. Percobaan Gerbang AND

Input		Output
A	B	Q
0	0	
0	1	
1	0	
1	1	

**FAKULTAS TEKNIK UNIVERSITAS NEGERI YOGYAKARTA****LAB SHEET TEKNIK DIGITAL**

Semester 2

**LS 1 : Gerbang Logika Dasar dan  
Gerbang Perluasan**

4 X 60 Menit

No. LST/EKO/DEL 214/01

Revisi : 01

Tgl : 1 Februari 2010

Hal 7 dari 8

Tabel 3. Percobaan Gerbang OR

Input		Output
A	B	Q
0	0	
0	1	
1	0	
1	1	

Tabel 4. Percobaan Gerbang NAND

Input		Output
A	B	Q
0	0	
0	1	
1	0	
1	1	

Tabel 5. Percobaan Gerbang NOR

Input		Output
A	B	Q
0	0	
0	1	
1	0	
1	1	

Tabel 6. Percobaan Gerbang EX-OR

Input		Output
A	B	Q
0	0	
0	1	
1	0	
1	1	

Dibuat oleh :  
HSP dan ACNDilarang memperbanyak sebagian atau seluruh isi dokumen  
tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

Diperiksa oleh :

**FAKULTAS TEKNIK UNIVERSITAS NEGERI YOGYAKARTA****LAB SHEET TEKNIK DIGITAL**

Semester 2

**LS 1 : Gerbang Logika Dasar dan  
Gerbang Perluasan**

4 X 60 Menit

No. LST/EKO/DEL 214/01

Revisi : 01

Tgl : 1 Februari 2010

Hal 8 dari 8

Tabel 7. Percobaan Gerbang EX-NOR

Input		Output
A	B	Q
0	0	
0	1	
1	0	
1	1	

Dibuat oleh :  
HSP dan ACNDilarang memperbanyak sebagian atau seluruh isi dokumen  
tanpa ijin tertulis dari Fakultas Teknik Universitas Negeri Yogyakarta

Diperiksa oleh :