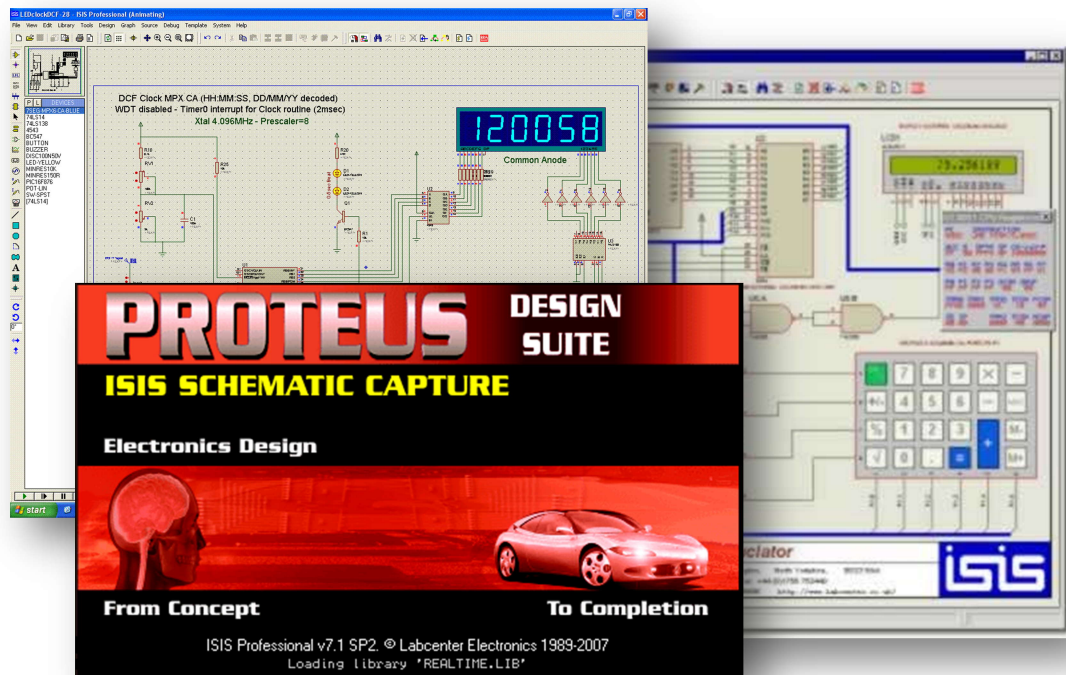


MODUL

PRAKTIK TEKNIK DIGITAL DENGAN

SOFTWARE SIMULASI PROTEUS



PROGRAM PENGABDIAN MASYARAKAT (PPM)

31 Agustus, 7 & 14 September 2013

TIM

Muhamad Ali, M.T.

Andik Asmara, S.Pd.

JURUSAN PENDIDIKAN TEKNIK ELEKTRO

FAKULTAS TEKNIK

UNIVERSITAS NEGERI YOGYAKARTA

2013

BAB I

PENGENALAN PROTEUS PROFESIONAL

A. PENGANTAR

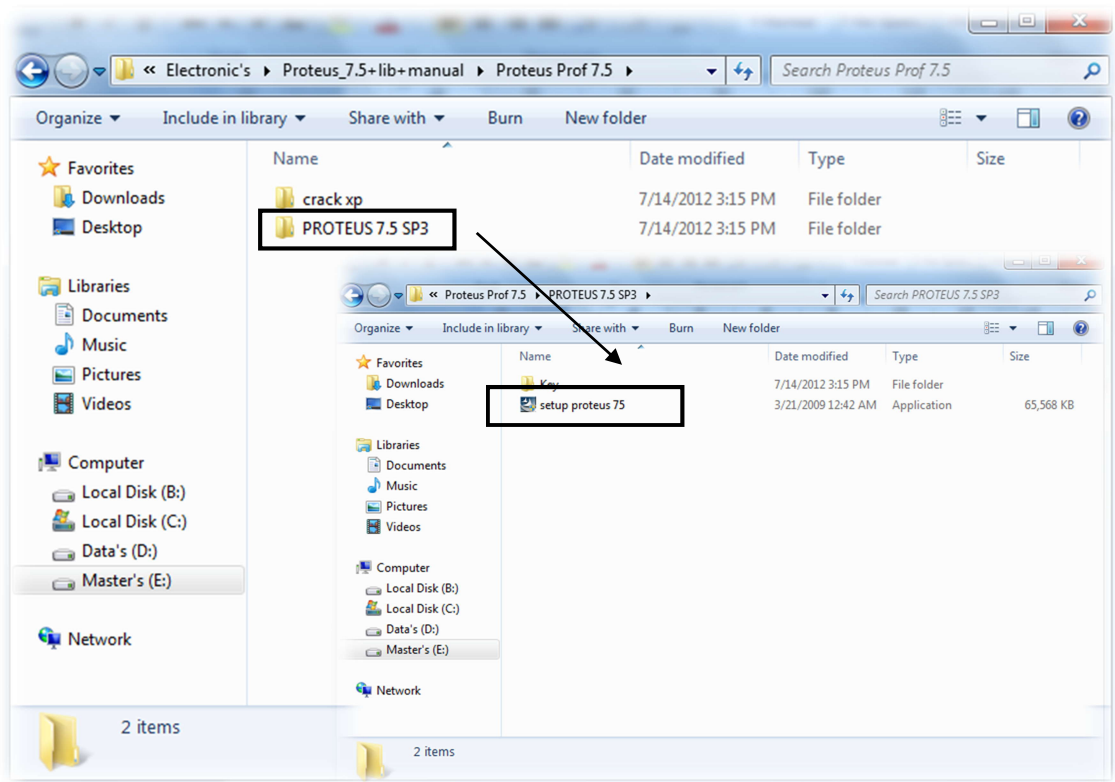
Proteus professional merupakan kelompok software elektronik yang digunakan untuk membantu para desainer dalam merancang dan mensimulasikan suatu rangkaian elektronik. Software ini memiliki dua fungsi sekaligus dalam satu paket, paket satu sebagai software untuk menggambar skematik dan dapat disimulasikan yang diberi nama ISIS. Paket kedua digunakan sebagai merancang gambar Printed Circuits Board (PCB) yang diberi nama ARES. Secara langsung, perubahan dari skematik ke PCB dapat dilakukan dalam software Proteus Profesional ini.

Proteus Prof ISIS memiliki versi yang selalu diperbarui, mulai dari versi 7.0 sampai dengan 7.8. Setiap kenaikan versi memiliki penambahan akan library komponen yang dapat diambil dan digunakan dalam penggambaran atau perancangan. Sebagai perancang rangkaian elektronik terlebih dahulu menggunakan ISIS sebagai media yang memudahkan dalam perancangan dan simulasi. Banyaknya library dari Proteus Profesional ISIS membuat software ini dikatakan software simulasi lengkap, yaitu dari komponen-komponen pasif, Analog, Transistor, SCR, FET, jenis button/tombol, jenis saklar/relay, IC digital, IC penguat, IC programmable (mikrokontroler) dan IC memory. Selain didukung dengan kelengkapan komponen, juga didukung dengan kelengkapan alat ukur seperti Voltmeter, Ampere meter, Oscilloscope, Signal Analyzers, serta pembangkit Frekuensi. Kelengkapan fitur yang disediakan ini menjadikan Proteus Profesional ISIS menjadi salah satu software simulasi elektronik terbaik.

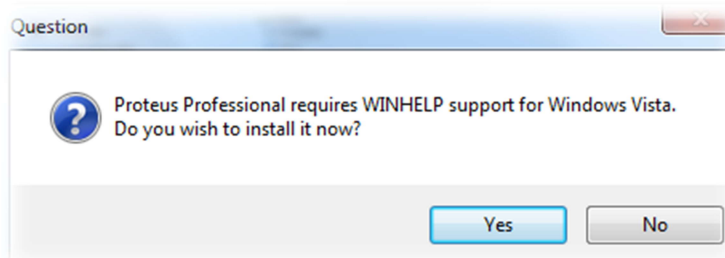
B. INSTALASI PROTEUS PROFESIONAL (Series 7.5)

Untuk menjalankan program Proteus Profesional 7.5 perlu dilakukan instalasi dulu pada computer. Berikut langkah instalasi pada computer (Windows XP dan Windows 7 langkahnya sama):

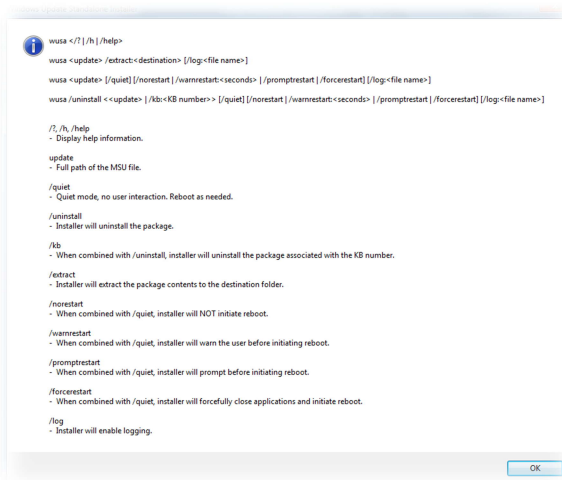
1. Buka Folder Proteus 7.5, jalankan **setup proteus 75** dengan cara double click.



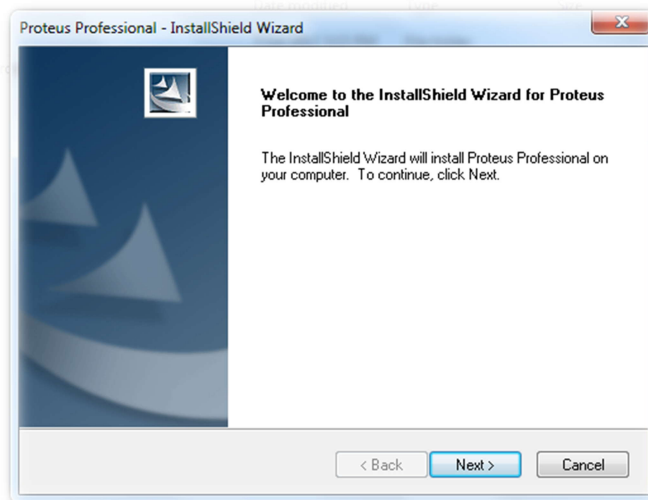
2. Khusus pada Win 7/Vista akan muncul dialog security, **pilih OK**
3. Selanjutnya akan muncul window dialog seperti dibawah ini, **pilih YES**



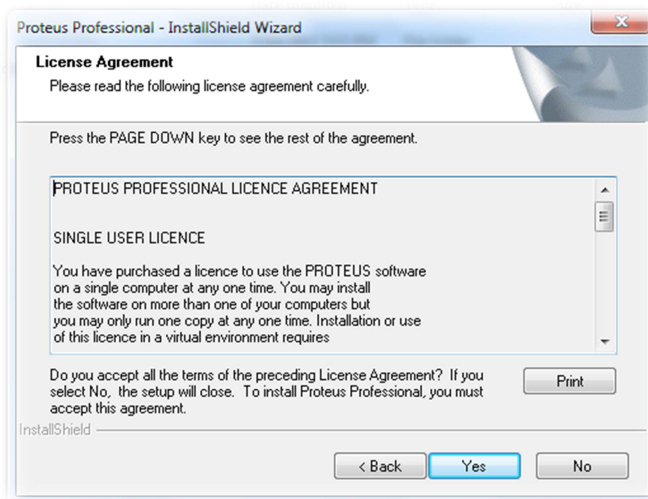
4. Window seperti dibawah ini akan muncul, kemudian **klik OK**



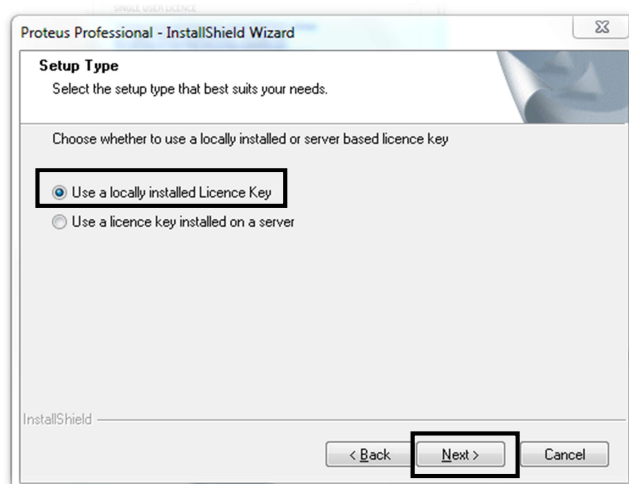
5. Muncul window baru → **click Next**



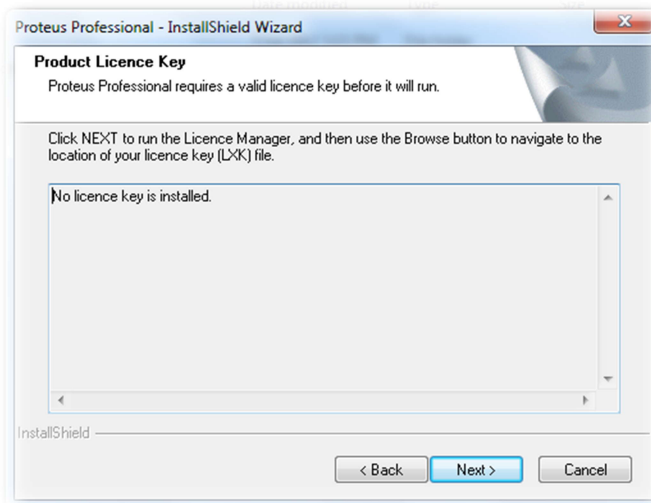
6. **Click Yes**



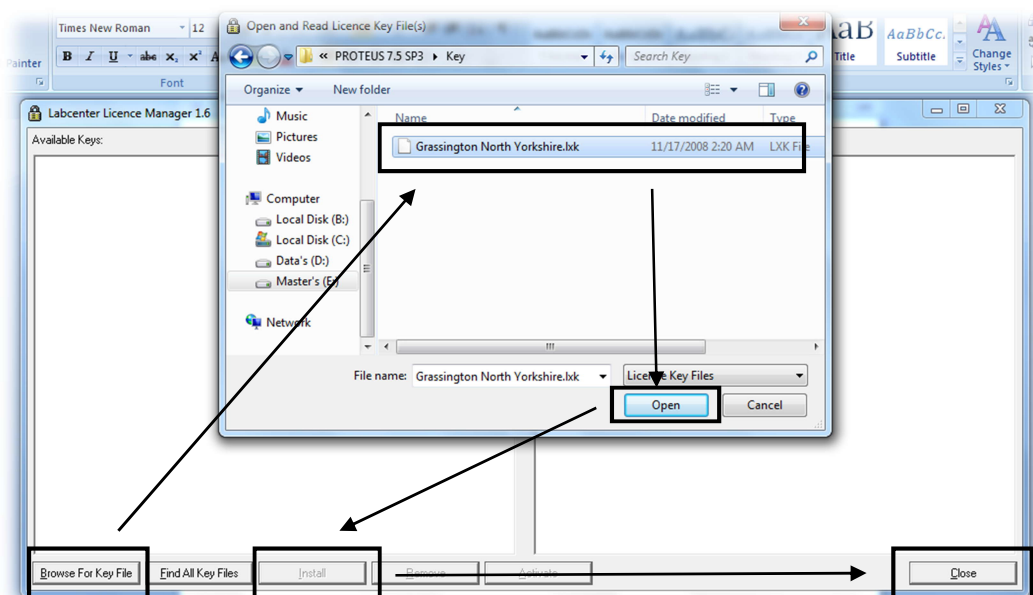
7. **Pilih use a locally installed License Key → click Next**



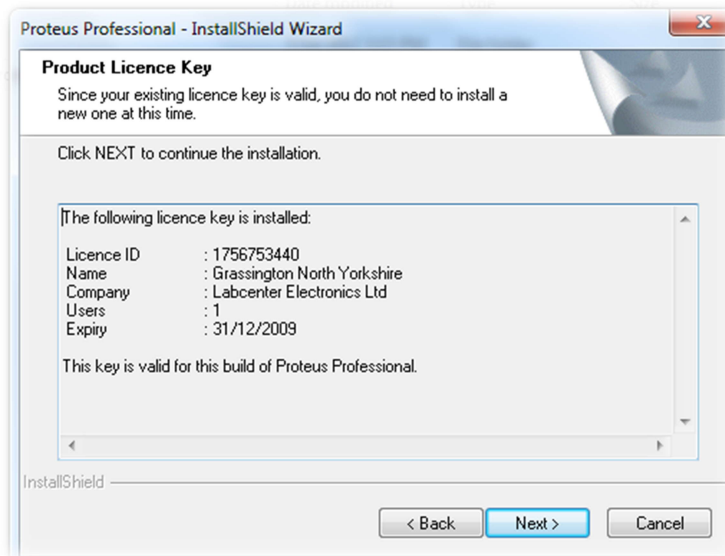
8. Apabila belum pernah terinstall proteus, akan muncul window baru sebagai berikut
(no licence key is installed) → click Next;



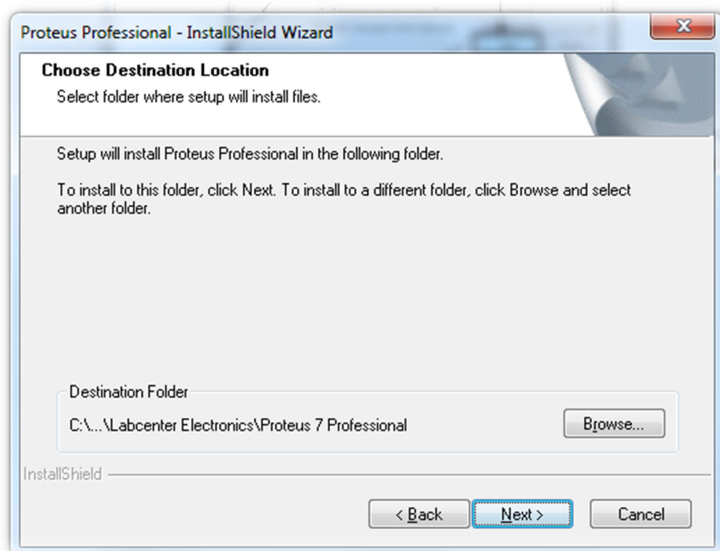
9. Window yang akan muncul seperti dibawah ini. Langkah selanjutnya **click browse for key file** → cari lokasi key pada folder master proteus, pilih dan **click Open** → **click install** pada window licensee (*sehingga kolom sebelah kanan sama dengan kolom sebelah kiri*) → kemudian **click close**.



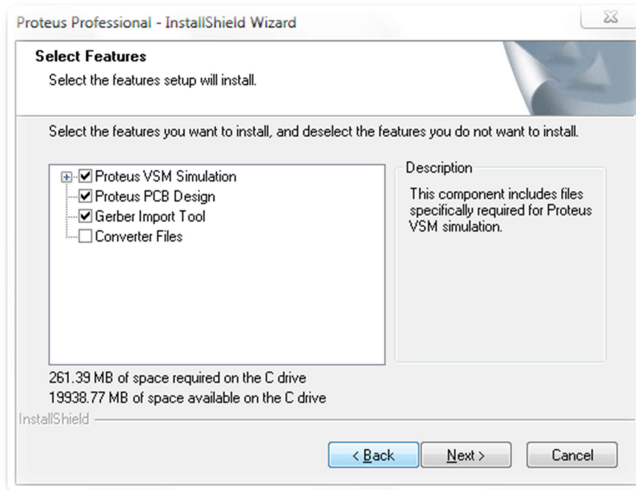
10. Selanjutnya pada window product licensee key yang muncul, **pilih tombol Next**



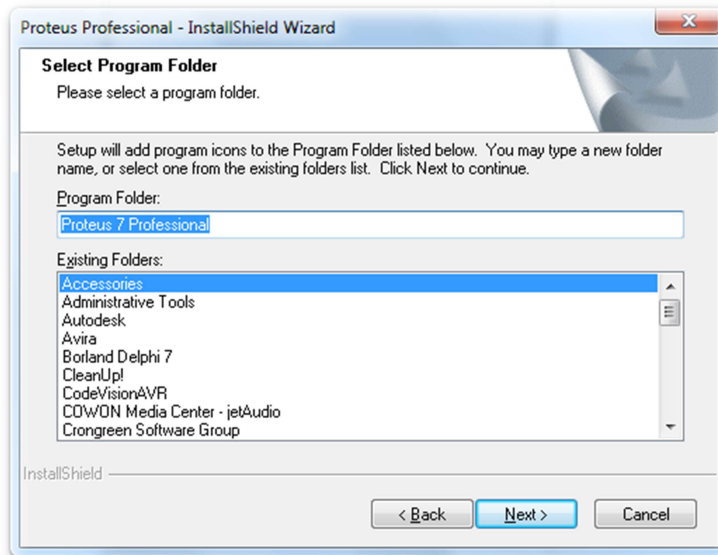
11. Pada window definition location **pilih tombol next**



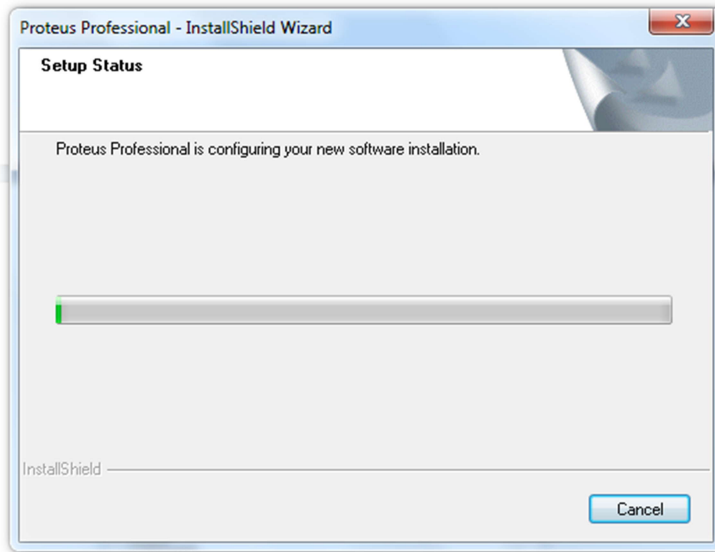
12. Pada window select feature **pilih tombol next**



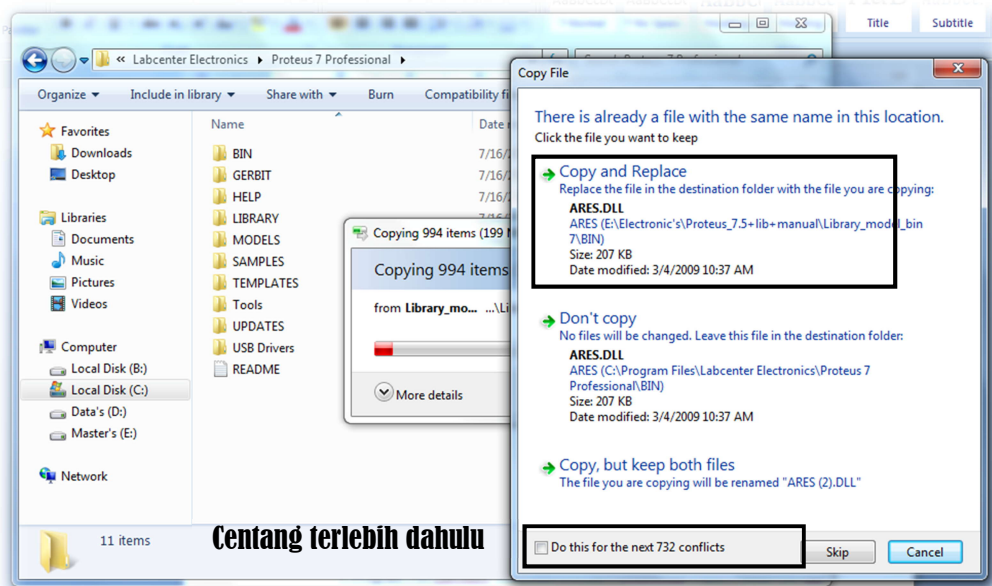
13. Pada window select program folder pilih tombol **next**



14. **Tunggu sampai program loading selesai** melakukan installing → kemudian pilih **tombol Finish.**



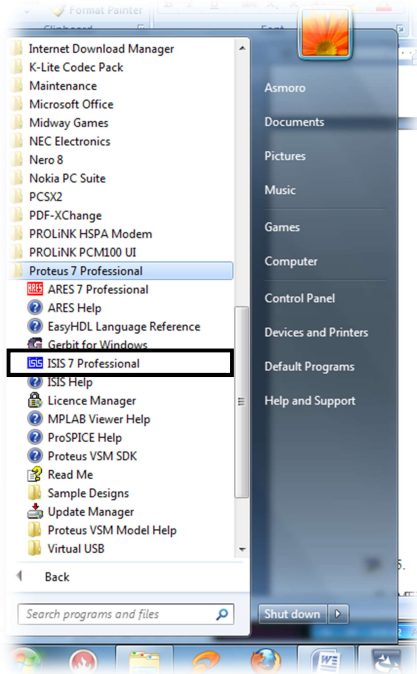
15. Setelah selesai installing software, masuk pada folder master proteus → crak xp → copy 3 folder (Bin, Library, Model) secara bersamaan, kemudian paste pada C:\Program File\Labcentre Electronic\Proteus 7 Profesional, Paste 3 folder file tadi dengan over write (xp) atau copy and replace (win7).



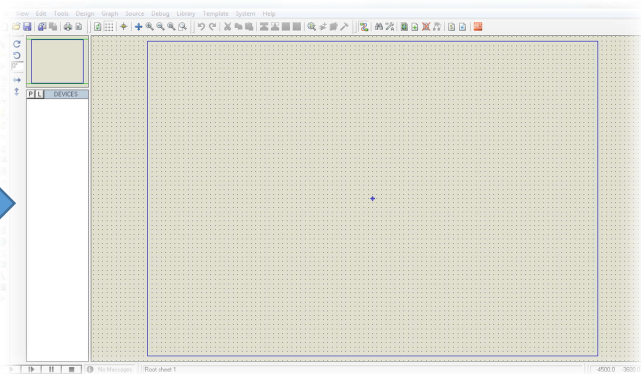
C. MENJALANKAN PROTEUS PROF 7.5

Tahap menjalankan Proteus Professional 7.5 sebagai berikut:

1. **Klik Start → All Program → Proteus 7 Profesional → Klik ISIS 7 Profesional**

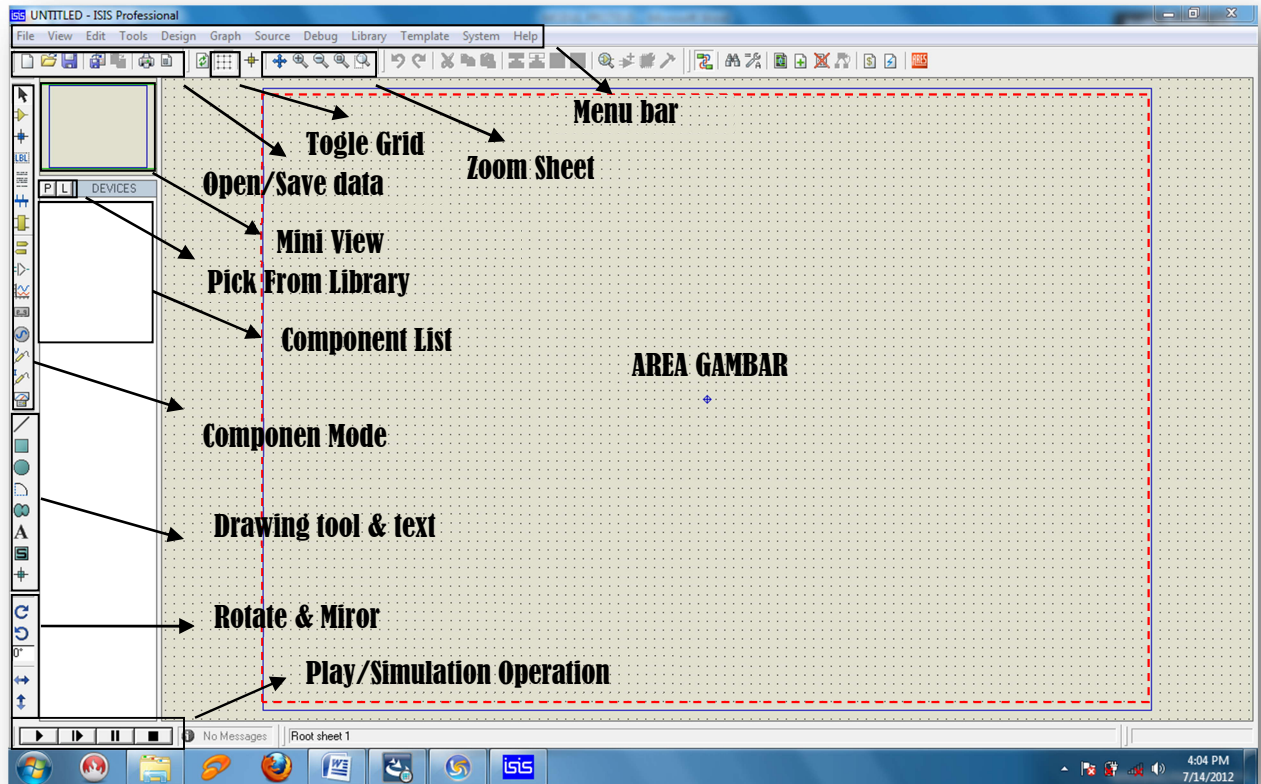


2. Menunggu loading file library seperti dibawah ini, sampai program Proteus ISIS 7 Profesional telah jalan/terbuka.



D. FUNGSI TIAP FITUR PROTEUS PROF 7.5

Tampilan window Proteus Profesional ISIS 7 seperti dibawah ini, dan memiliki fungsi difitur-fiturnya yang sering digunakan sebagai berikut;



1. Menu Bar : merupakan list menu yang dapat digunakan dalam perancangan/pengolahan gambar rangkaian.

2. Open Save Data meliputi:



New File: membuat file baru dengan area gambar baru.



Open File: membuka file yang pernah disimpan.



Save : menyimpan file yang telah dibuat.

3. Togle Grid : menampilkan bantuan titik-titik panduan pada area gambar.

4. Zoom Sheet meliputi: (*dapat menggunakan scroll mouse*)



Centre at Cursor: Menentukan area tengah tampilan gambar dengan bertumpu pada cursor.



Zoom in : memperbesar gambar



Zoom out: memperkecil gambar



Zoom to view sheet: menampilkan keseluruhan gambar dalam layar monitor



Zoom to area: memperbesar gambar dengan memilih area yang dikehendaki.

5. Mini view: menampilkan gambar dalam bentuk tampilan kecil seluruh area gambar.

6. Component List: daftar komponen yang telah diambil dari library.



Pick From Library: mengambil komponen pada library yang akan diletakkan pada component list.

7. Componen Mode meliputi:



Selection mode: memilih dan melakukan aksi pada komponen yang dipilih



Component Mode: mengambil komponen pada library



Terminal Mode: mengambil dan menggunakan terminal yang dibutuhkan dalam rangkaian (VCC,Gnd,Input,Output)



Generator Mode: Memilih pembangkit pulsa yang akan digunakan



Voltage Probe: Terminal dengan tampilan nilai dari jalur koneksi komponen dengan menampilkan besaran tegangan



Current Probe: Terminal dengan tampilan nilai dari jalur koneksi komponen dengan menampilkan besaran arus



Virtual Instrument Mode: Mengambil alat ukur yang akan digunakan (CRO, Voltmeter, Ampere meter, AFG, Signal Analyzer).

8. Drawing Tool and Text meliputi:



2D Graphic line Mode: membuat garis jalur rangkaian 2D




2D Graphic box Mode: membuat gambar kotak/persegi 2D pada area gambar



2D Graphic Circle Mode: membuat gambar lingkaran 2D pada area gambar





2D Graphic Arc Mode: membuat gambar Arc/garis lengkung 2D pada area gambar


 2D Graphic Text Mode: menambahkan tulisan text 2D pada area gambar

9. Rotate And Mirror meliputi:


 Rotate Clockwise: Merotasi obyek searah jarum jam


 Rotate Anticlockwise: Merotasi obyek berlawanan dengan arah jarum jam

 X mirror: Mencerminkan obyek kearah X

 Y mirror: Mencerminkan obyek kearah Y

10. Play and Simulation Operation

 Play: Menjalankan simulasi rangkaian yang telah dibuat

 Step: Menjalankan simulasi secara tahap pertahap

 Pause: Memberhentikan simulasi rangkaian

 Stop: Menghentikan simulasi rangkaian.

BAB II
PRAKTIK SIMULASI TEKNIK DIGITAL
(LANJUTAN)

A. Praktik -1 (RS-Flip Flop)

Kajian Teori:

Flip-flop adalah nama lain bagi multivibrator bistabil, yakni multivibrator yang keluarannya adalah suatu tegangan rendah atau tinggi 0 atau 1. Keluaran ini tetap rendah atau tinggi dan untuk mengubahnya, rangkaian yang bersangkutan harus *drive* oleh suatu masukan yang disebut (*trigger*). Sampai datangnya pemicu, tegangan keluaran tetap rendah atau tinggi untuk selang waktu yang tak terbatas.

Tabel Masukan/Keluaran

Tabel 1 meringkaskan kemungkinan-kemungkinan masukan/keluaran bagi flip-flop RS (Reset-Set) :

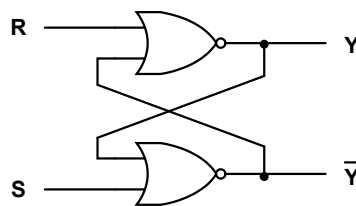
- Kondisi masukan yang pertama adalah RS = 0-0, Ini berarti tidak diterapkan pemicu. Dalam hal ini keluaran Y mempertahankan nilai terakhir yang dimilikinya.
- Kondisi masukan yang kedua adalah RS = 0-1 berarti bahwa suatu pemicu diterapkan pada masukan S (Set). Seperti kita ketahui, hal ini mengeset flip-flop dan menghasilkan keluaran Y bernilai 1.
- Kondisi masukan yang ketiga adalah RS = 1-0 ini menyatakan bahwa suatu pemicu diterapkan pada masukan R (Reset). Keluaran Y yang dihasilkan adalah 0.
- Kondisi masukan RS = 1-1 merupakan masukan terlarang. Kondisi ini berarti menerapkan suatu pemicu pada kedua masukan S dan R pada saat yang sama. Hal ini merupakan suatu pertentangan karena mengandung pengertian bahwa kita berupaya untuk memperoleh keluaran Y yang secara serentak sama dengan 1 dan sama dengan 0.

Tabel 1. RS FLIP-FLOP

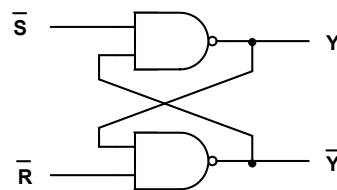
R	S	Y
0	0	Nilai terakhir
0	1	1
1	0	0
1	1	Terlarang

Rangkaian Flip-flop RS

Keluaran masing-masing gerbang NOR mendrive salah satu masukan pada gerbang NOR yang lain. Demikian pula, masukan-masukan S dan R memungkinkan kita mengeset atau mereset keluaran Y. Seperti sebelumnya, masukan S yang tinggi mengeset Y ke 1; masukan R yang tinggi mereset Y ke 0. Jika R dan S kedua-duanya rendah, keluaran tetap tergendel (latched) atau tertahan pada keadaan terakhirnya. Kondisi pertentangan yakni R dan S kedua-duanya tinggi pada saat yang sama juga masih terlarang.



Gambar 1. Flip-flop RS dengan gerbang NOR



Gambar 2. Flip-flop RS dengan gerbang NAND

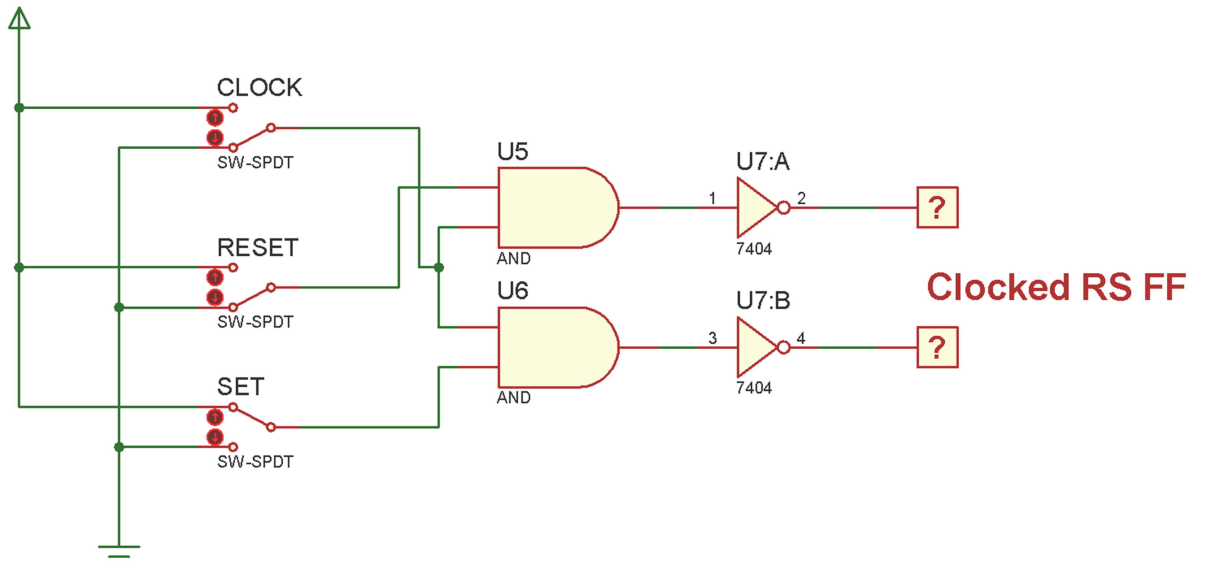
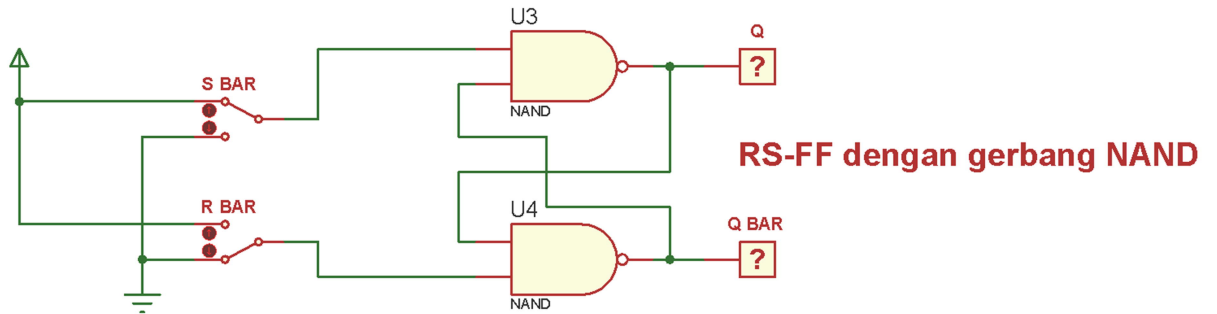
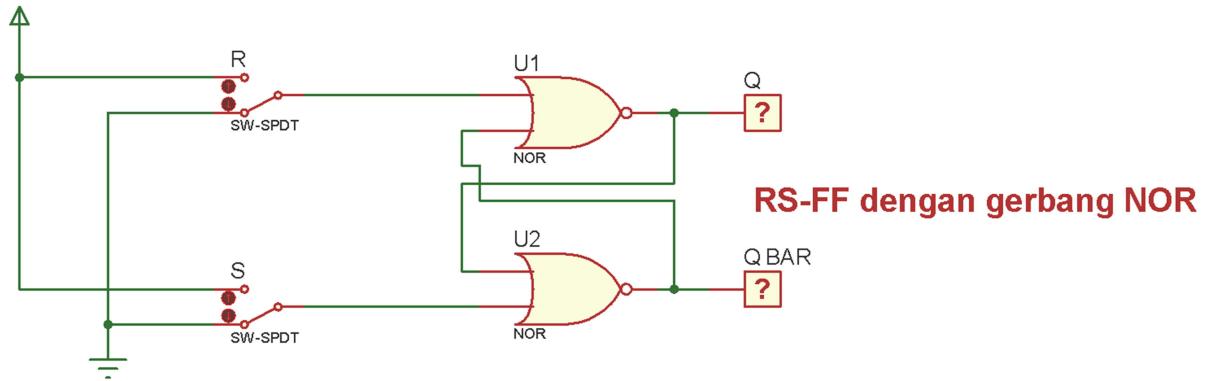
Berbagai rancangan tingkat lanjutan dapat diwujudkan untuk menyempurnakan kecepatan perpindahan, impedansi keluaran, dan sebagainya.

Konsep Flip-flop RS yang harus diingat adalah sbb:

- R dan S keduanya rendah berarti keluaran Y tetap berada pada keadaan terakhirnya secara tak terbatas akibat adanya aksi penggendelan internal.
- Masukan S yang tinggi mengeset keluaran Y ke 1, kecuali jika keluaran ini memang telah berada pada keadaan tinggi. Dalam hal ini keluaran tidak berubah, walaupun masukan S kembali ke keadaan rendah.
- Masukan R yang tinggi mereset keluaran Y ke 0, kecuali jika keluaran ini memang telah rendah. Keluaran y selanjutnya tetap pada keadaan rendah, walaupun masukan R kembali ke keadaan rendah.
- Memberikan R dan S keduanya tinggi pada saat yang sama adalah terlarang karena merupakan pertentangan (Kondisi ini mengakibatkan masalah pacu, yang akan dibahas kemudian).

Pengembangan lebih lanjut dari RS – FF adalah Clocked RS FF. Perbedaan cara kerja dari Clocked RS FF adalah bahwa flip –flop akan mengalami perubahan seperti pada RS FF menunggu sinyal clock aktif (logika tinggi).

Rangkaian Simulasi:



Keyword Komponen:

Nama Komponen	Keyword
7404	7404
Gerbang Logika AND	AND
Gerbang Logika NAND	NAND

Gerbang Logika NOR	NOR
Masukan	SW-SPDT
Keluaran	LOGICPROBE

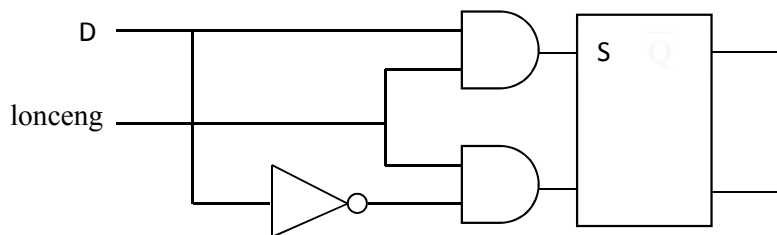
B. Parktik – 2 (D-Filp Flop)

Kajian Teori:

Flip-flop RS mempunyai dua masukan data, S dan R. Untuk menyimpan suatu bit tinggi, Anda membutuhkan S tinggi, untuk menyimpan bit rendah, Anda membutuhkan R tinggi. Membangkitkan dua buah sinyal untuk mendrive flip-flop merupakan suatu kerugian dalam berbagai penerapan. Demikian pula, kondisi terlarang yakni R dan S keduanya tinggi dapat terjadi secara tidak sengaja. Hal ini telah membawa kita kepada flip-flop D (D dari *Data*), suatu rangkaian yang hanya membutuhkan sebuah masukan data.

Gambar 1. memperlihatkan suatu cara sederhana untuk membangun sebuah flip-flop D. Jenis flip-flop ini mencegah nilai D mencapai keluaran Q sampai berlangsungnya pulsa lonceng. Cara kerja rangkaian yang bersangkutan cukup jelas, sebagai berikut. Bila lonceng adalah rendah, kedua gerbang AND tertutup; oleh karenanya D dapat berubah nilai tanpa mempengaruhi nilai Q. Sebaliknya, bila lonceng adalah tinggi, kedua gerbang AND terbuka. Dalam hal ini, Q terdorong untuk menyamai nilai D. Bila lonceng turun kembali, Q tak berubah dan menyimpan nilai D yang terakhir.

Terdapat berbagai cara untuk merancang flip-flop D. Pada dasarnya, flip-flop D merupakan multivibrator bistabil yang masukan D nya ditransfer ke keluaran setelah diterimanya sebuah pulsa lonceng.

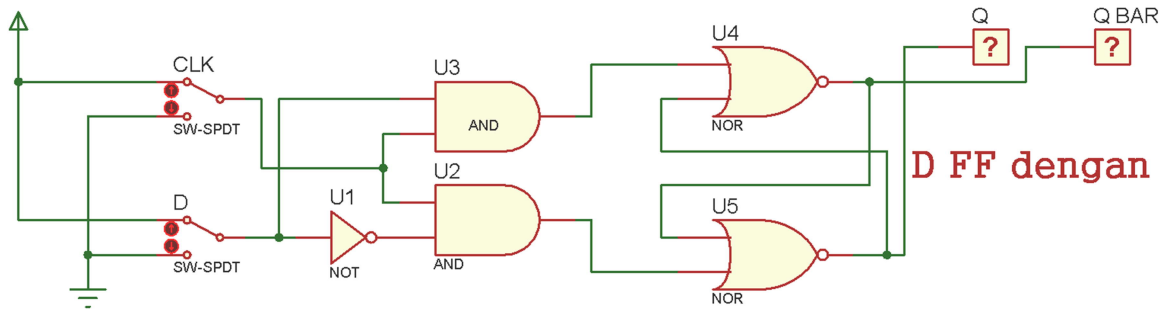


Gambar 1. Rangkaian flip-flop D

Untuk penggunaan praktis, kita dapat menggunakan IC 7474 yang berisi 2 buah *Positive-Edge-Triggered D Flip-Flop*. *Positive-Edge-Triggered* artinya nilai pada masukan kaki D akan diterima oleh Flip-Flop saat terjadi perubahan sinyal lonceng (clock) dari 0 ke 1 atau sering juga disebut *rising edge*. Perubahan masukan pada kaki D

tidak akan berpengaruh pada keluaran Q bila tidak terjadi transisi pada lonceng dari 0 ke 1, walaupun misalnya lonceng bernilai 1.

Rangkaian Simulasi:



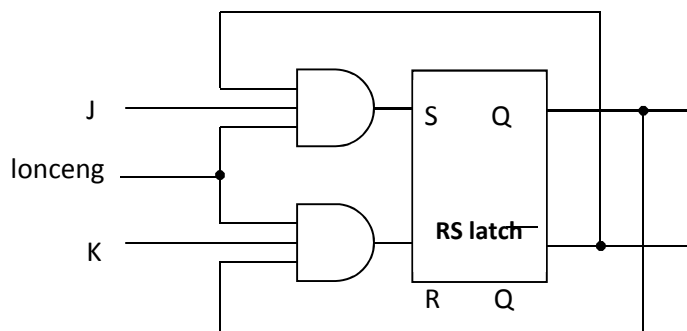
Keyword Komponen:

Nama Komponen	Keyword
7474	7474
Gerbang Logika AND	AND
Gerbang Logika NOR	NOR
Gerbang Logika NOT	NOT
Masukan	SW-SPDT
Keluaran	LOGICPROBE

C. Praktik – 3 (JK-Flip Flop)

Kajian Teori:

Gambar 1 memperlihatkan salah satu cara untuk membangun sebuah flip-flop J-K, J dan K disebut masukan pengendali karena menentukan apa yang dilakukan oleh flip-flop pada saat suatu pinggiran pulsa positif tiba.



Gambar 1. Rangkaian flip-flop JK

Cara kerja rangkaian di atas dapat dijelaskan sebagai berikut.

- Pada saat J dan K keduanya 0, R dan S pasti bernilai 0-0, sehingga Q tetap pada nilai terakhirnya .

- Pada saat J rendah dan K tinggi, gerbang atas tertutup (S bernilai 0), maka tidak terdapat kemungkinan untuk mengeset flip-flop.

Bila Q tinggi ($Q = 1$) dan lonceng = 1, gerbang bawah (lonceng AND K AND Q) akan melewatkan pemicu reset ($R = 1$) yang akan menyebabkan Q menjadi rendah. Jadi J = 0 dan K = 1 berarti lonceng = 1 akan mereset flip-flopnya ($Q = 0$), bila Q sebelumnya tinggi.
- Pada saat J tinggi dan K rendah, maka tidak terdapat kemungkinan untuk mereset flip-flop ((karena R pasti bernilai 0).

Bila Q rendah ($Q = 0$ dan $\bar{Q} = 1$) dan lonceng = 1, gerbang atas (lonceng AND J AND \bar{Q}) akan melewatkan pemicu set ($S = 1$) yang akan menyebabkan Q menjadi tinggi.

Jadi J = 1 dan K = 0 berarti lonceng = 1 akan mengeset flip-flopnya ($Q = 1$), bila Q sebelumnya rendah.
- Pada saat J dan K keduanya tinggi, dapat mengeset atau mereset flip-flopnya, tergantung kondisi Q sebelumnya.

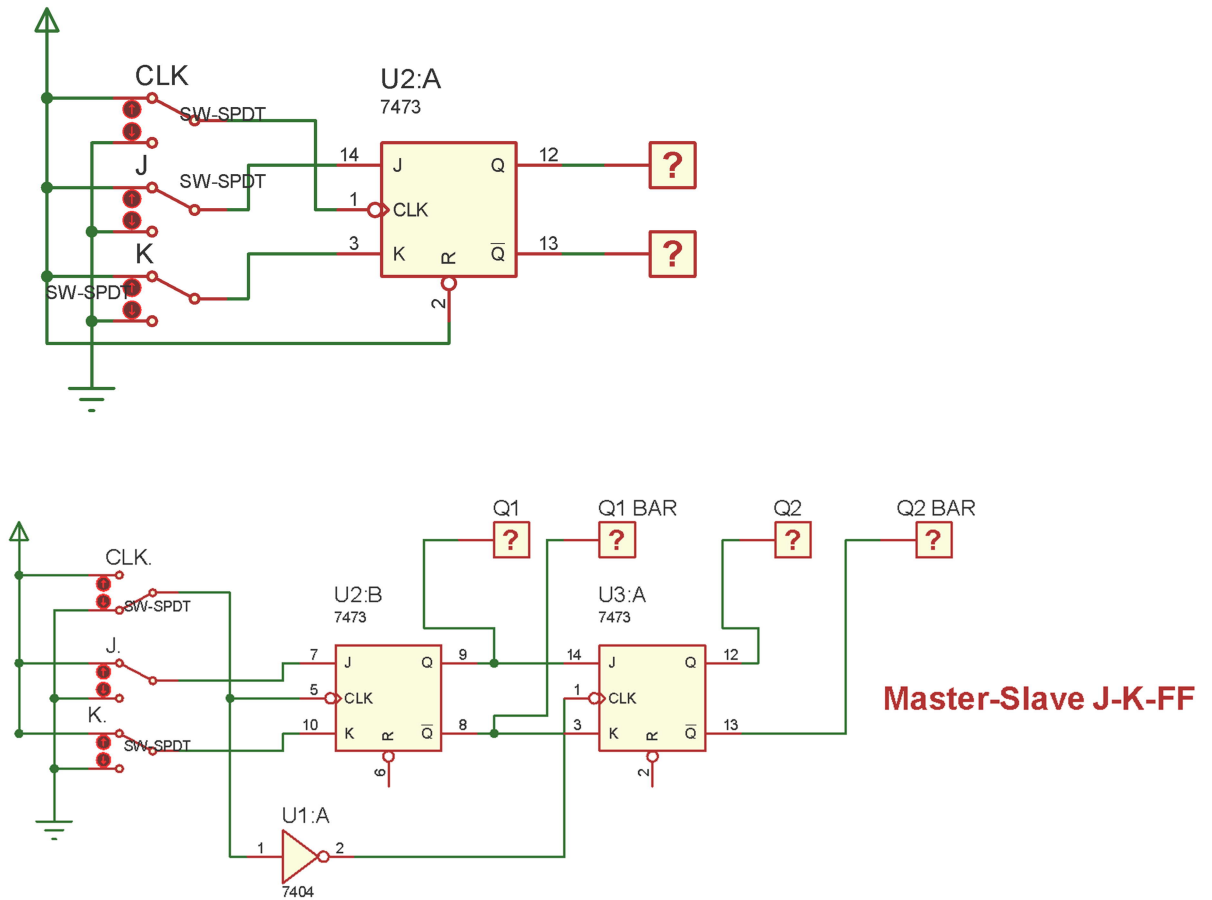
Bila Q tinggi ($Q = 1$) dan lonceng = 1, gerbang bawah akan melewatkan pemicu reset ($R = 1$) yang akan menyebabkan Q menjadi rendah.

Bila Q rendah ($Q = 0$) dan lonceng = 1, maka $\bar{Q} = 1$, gerbang atas akan melewatkan pemicu set ($S = 1$) yang akan menyebabkan Q menjadi tinggi. Jadi J = 1 dan K = 1 berarti bahwa pinggiran pulsa lonceng positif berikutnya akan membuat nilai Q yang baru adalah kebalikan dari nilai Q sebelumnya ($Q_{t+1} = \bar{Q}_t$).

Tabel 1. FLIP-FLOP JK

CLK	J	K	Q
0	0	0	Keadaan terakhir
↑	0	1	0
↑	1	0	1
↑	1	1	$\overline{\text{Keadaan terakhir}}$

Rangkaian Simulasi:



Keyword Komponen:

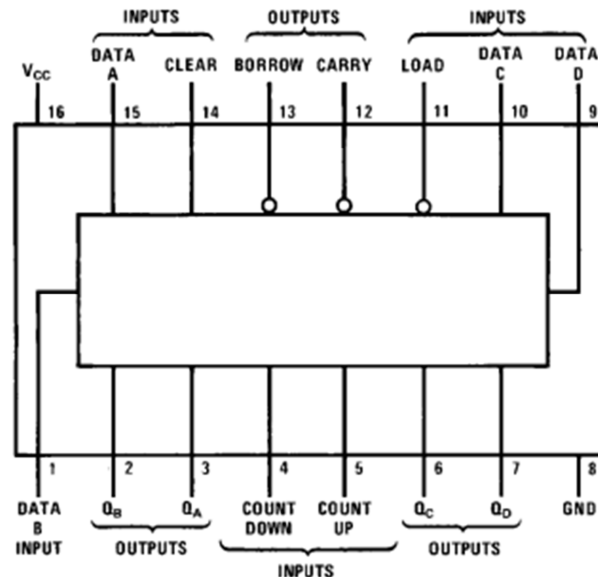
Nama Komponen	Keyword
7404	7404
7473	7473
Masukan	SW-SPDT
Keluaran	LOGICPROBE

D. Praktik – 4 (Counter)

Kajian Teori:

Pencacah naik (atau kadang disebut pencacah maju) adalah pencacah yang urutan pencacahannya dari kecil ke besar, sedangkan sebaliknya pencacah turun (atau kadang disebut pencacah mundur) mencacah dari nilai tinggi ke rendah. Pada *labsheet* sebelumnya telah dijelaskan bagaimana menyusun pencacah naik dan pencacah turun dengan menggunakan serangkaian Flip-Flop. Untuk keperluan praktis, terdapat dua jenis

IC pencacah naik dan turun yang sering digunakan yaitu IC 74192 dan 74193. IC counter 74192 adalah decade up/down counter yang mencacah dari nilai 0000 s/d 1001 biner atau 0 s/d 9 desimal. Sedangkan IC 74193 adalah IC *up/down counter* yang mencacah dari 0000 s/d 1111 biner atau 0 s/d 15 desimal. Pada Gambar 1 diperlihatkan diagram koneksi kaki IC 74192 yang disebut *Synchronous 4-Bit Up/Down Decade Counter* dalam lembar datanya.

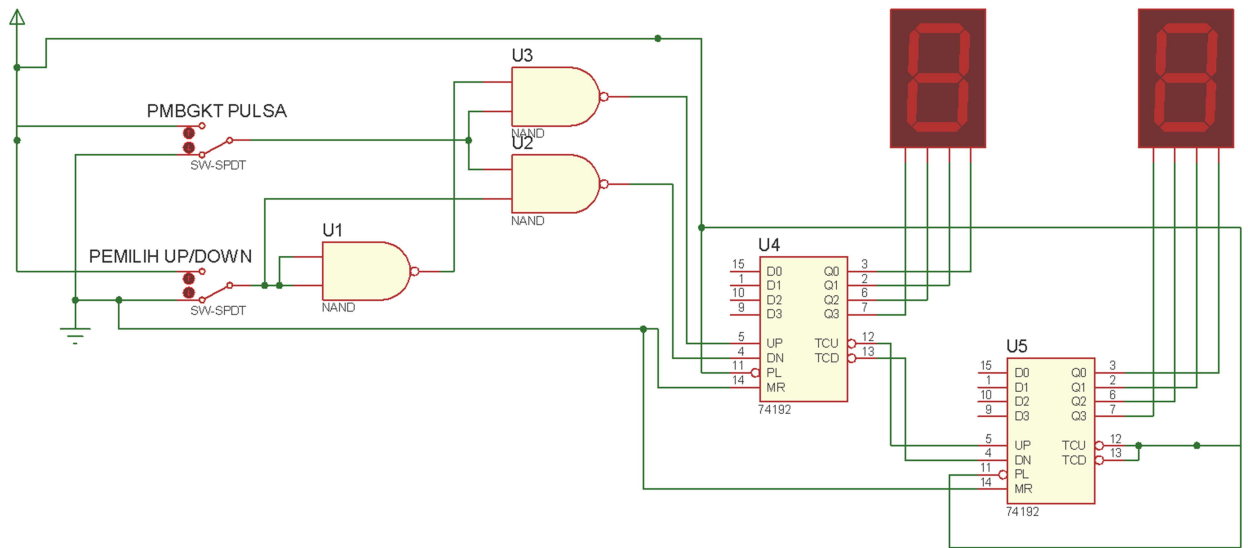


Gambar 1. Diagram koneksi kaki-kaki IC 74193

Untuk memudahkan pemilihan operasi apakah pencacah naik atau pencacah turun maka dibuat suatu rangkaian kendali yang memanfaatkan gerbang-gerbang logika. Dengan memanfaatkan sifat gerbang NAND, yaitu apabila salah satu input berlogika 0 maka output akan selalu 1, sehingga kondisi ini dapat mengunci output pada satu kondisi meskipun kondisi input kaki yang lain berubah-ubah. Dengan demikian rangkaian kendali *up/down counter* bisa direalisasikan. Rangkaian ini diperlihatkan pada Gambar Rangkaian 1.

Walaupun IC 74192 merupakan pencacah dekade, namun bila kita menginginkan untuk membentuk pencacah MOD- n , dengan $n < 10$, kita dapat mewujudkannya, seperti diperlihatkan pada gambar rangkaian 3. Adanya kaki *Carry Out* dan *Borrow Out* memungkinkan lebih dari satu IC 74192 dirangkai *cascade* untuk membentuk pencacah 0-99, 0-999, dan seterusnya, seperti diperlihatkan di gambar rangkaian 4. Selain itu IC 74192 juga mempunyai kaki masukan A, B, C, D, dan *Load* yang memungkinkan kita mempunyai nilai awal pencacah tertentu, tidak harus 0.

Rangkaian Simulasi:



Keyword Komponen:

Nama Komponen	Keyword
7 Segment	7SEG-BCD
74192	74192
Masukan	SW-SPDT
Gerbang Logika Dasar NAND	NAND

BAB III
PRAKTIK SIMULASI ADC DAN DAC

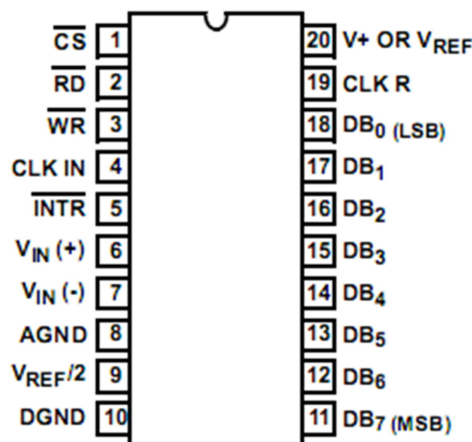
A. Praktik – 1 (ADC)

Kajian teori:

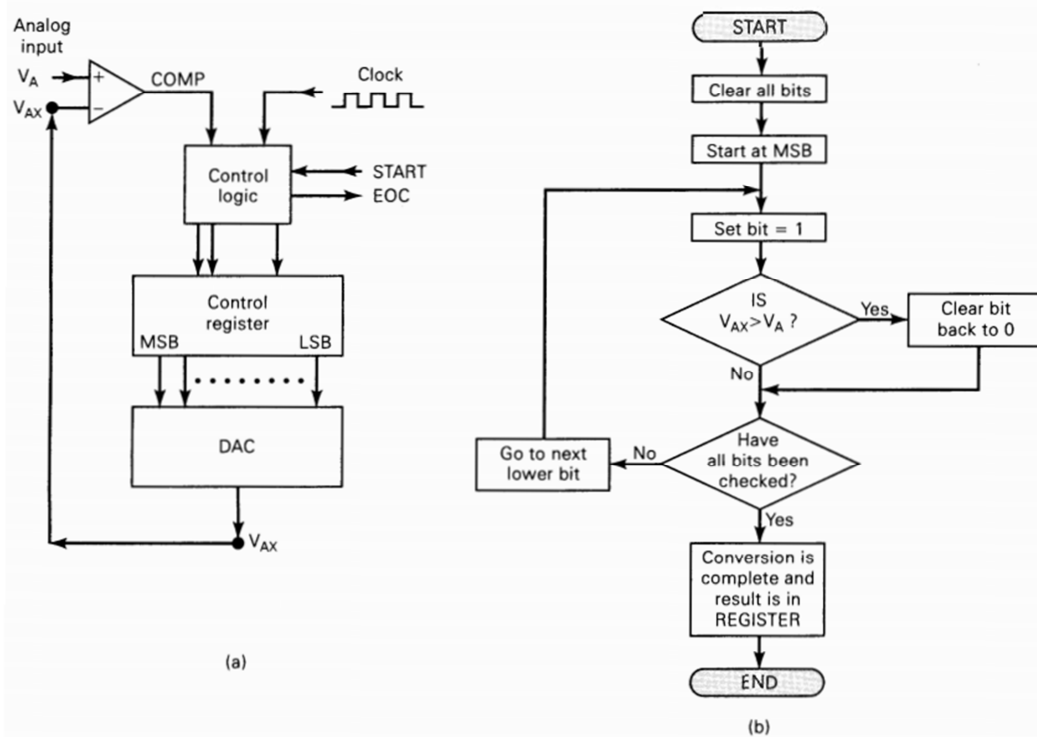
ADC adalah sebuah perangkat elektronik yang dirancang untuk mengubah sinyal-sinyal atau informasi yang bersifat analog menjadi sinyal-sinyal digital. Ada beberapa cara untuk mengubah sinyal analog menjadi sinyal digital, yaitu :

1. Successive approximation,
2. Integration (single, dual, dan quad slope),
3. Counter comparator dan servo,
4. Paralel conversion,
5. Windows comparator, dan lain lain.

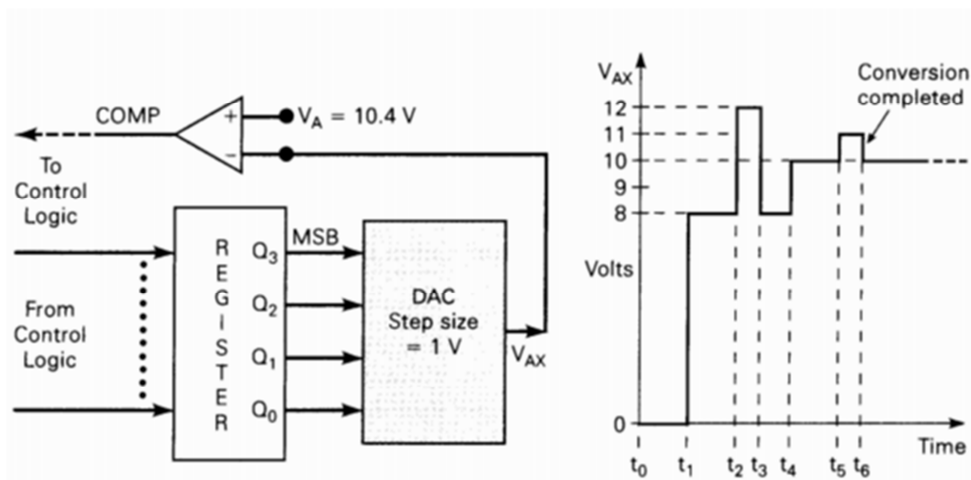
Rangkaian ADC ada yang sudah dikemas dalam satu chip IC, salah satu contohnya adalah ADC0804 yang sudah tersedia di trainer digital INEX. ADC0804 adalah ADC jenis CMOS 8 bit *successive approximation*.



Gambar 5. Diagram koneksi kaki-kaki IC ADC0804

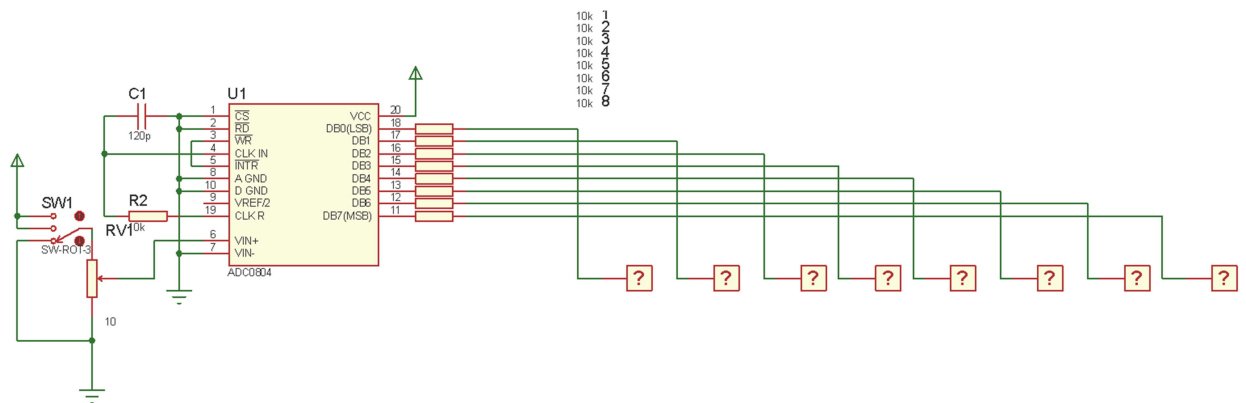


Gambar 6 DAC *Successive-approximation* (a) Diagram blok yang disederhanakan
(b) Diagram alir cara kerja



Gambar 7. Contoh operasi DAC *Successive-approximation* dengan *step size* 1 V, $V_A=10,4$ V, dan keluaran digital $1011_2 = 11_{10}$

Rangkaian Simulasi:



Keyword:

Nama Komponen	Keyword
IC ADC 0808	ADC0804
Resistor	RES
Masukan	SW-ROT-3
Variabel Resistor	POT-LIN
Keluaran	LOGICPROBE
Capasitor	CAP

B. Praktik – 2 (DAC)

Kajian teori:

Karena kebanyakan metode konversi A/D menggunakan konversi D/A dalam proses konversinya, kita akan meninjau konversi D/A terlebih dahulu. DAC adalah suatu rangkaian elektronik yang berfungsi mengubah sinyal/data digital menjadi sinyal analog. Banyak sistem menerima data digital sebagai sinyal masukan dan kemudian mengubahnya menjadi tegangan atau arus analog. Data digital dapat disajikan dalam berbagai macam sandi/kode, yang paling lazim adalah dalam bentuk kode biner murni atau kode desimal dalam bentuk biner (*Binary Coded Desimal / BCD*).

Keluaran V_{out} dari suatu DAC n bit diberikan oleh rumus:

$$V_{out} = (a_{n-1} \times 2^{-1} + a_{n-2} \times 2^{-2} + \dots + a_0 \times 2^{-n}) \times V_{ref}$$

Koefisien-koefisien a di atas menggunakan kata biner, a = 1 atau 0, jika bit ke-n adalah 1 atau 0. Tegangan V_{ref} adalah tegangan acuan stabil yang digunakan dalam rangkaian. Bit paling berarti (*Most Significant Bit / MSB*) adalah bit yang bersesuaian

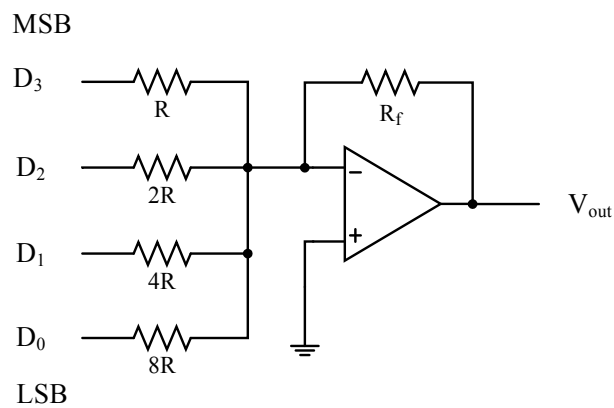
dengan a_{n-1} , dan bobotnya adalah $V_{ref} / 2$, sedangkan bit paling tak berarti (LSB) bersesuaian dengan a_0 , dan bobotnya sama dengan $V_{ref} / (2^n)$.

Rangkaian DAC mempunyai banyak jenis dan tipe, salah satunya adalah DAC tipe tangga. Susunan tangga dalam rangkaian ini merupakan piranti pembagi arus, dan karena itu perbandingan hambatannya merupakan hal yang paling penting dari harga mutlaknya. Konfigurasi DAC tipe tangga adalah penguat jumlah, dengan R masukan yang naik 2^n kalinya.

$$V_{out} = -I \times R_f$$

$$= -(D_0/8R + D_1/4R + D_2/2R + D_3/R) \times V_{ref}$$

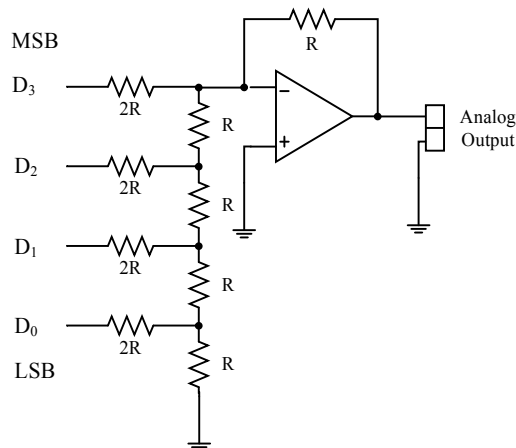
Logika digital diwujudkan dengan nilai tegangan $D_0, D_1, D_2, D_3 = 0$ Volt untuk logika “0” (*Low*) dan 5 Volt untuk logika “1” (*High*).



Gambar 2. DAC tipe tangga.

DAC yang lain adalah tipe R-2R seperti gambar berikut. Rangkaian DAC tipe ini lebih sederhana dan mudah dibangun karena nilai-nilai resistor yang digunakan dalam rangkaian hanya R dan 2R.

$$V_{out} = -(D_3/2 + D_2/4 + D_1/8 + D_0/16)$$



Gambar 3. DAC tipe R-2R dengan penguat Op-Amp

Resolusi (*step size*)

Resolusi dari sebuah DAC didefinisikan sebagai perubahan keluaran analog yang paling kecil yang bisa terjadi sebagai hasil perubahan pada input digital. Resolusi juga disebut *step size*, karena mewakili besarnya perubahan di V_{out} seiring perubahan di masukan digital satu langkah demi langkah. Pada gambar di bawah ini, resolusi atau *step size* besarnya adalah 1 V. pada contoh tersebut, saat pencacah memberikan masukan 1111, maka keluaran DAC adalah 15 V, nilai ini disebut **keluaran skala-penuh** (*full-scale output*).

Dengan demikian keluaran analog dari sebuah DAC dapat dirumuskan sebagai:

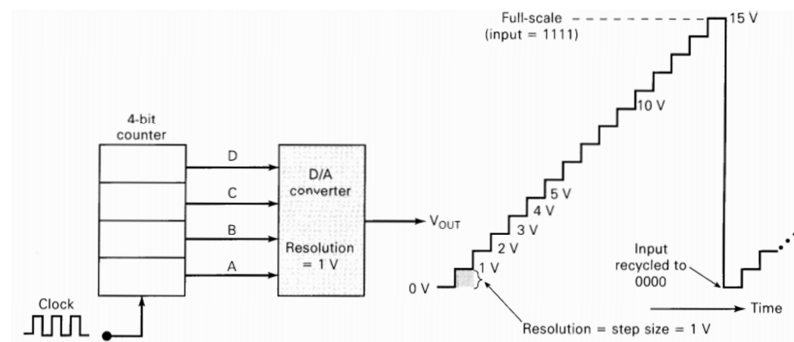
$$\text{keluaran analog} = \text{step size} \times \text{masukan digital}$$

Cara lain untuk menghitung resolusi atau *step size* dari sebuah DAC adalah:

$$\text{resolusi} = \frac{A_{fs}}{(2^n - 1)}$$

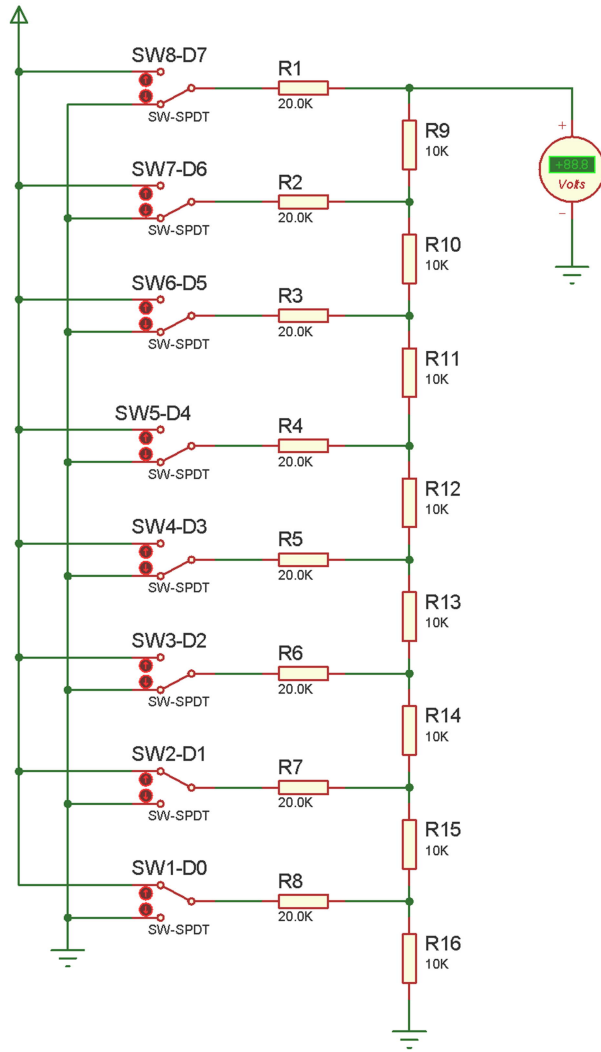
dengan A_{fs} adalah keluaran analog skala penuh dan n adalah cacah bit nilai digital.

Untuk ADC, pada dasarnya resolusi (*step size*) dapat dihitung dengan cara yang sama, hanya sinyal analog adalah masukan dan sinyal digital adalah keluaran.



Gambar 4. Keluaran dari DAC dengan masukan dari pencacah.

Rangkaian Simulasi:



Keyword:

Nama Komponen	Keyword
Resistor	RES
Masukan	SW-SPDT